

FR508X 硬件应用指南

Dual Mode Bluetooth Stereo Audio Speaker SOC

Rev: V1.0

2022.10.17

www.freqchip.com



目 录

1.	FR508x 系列芯片简介	- 2 -
2.	FR508x 引脚封装图	- 3 -
2.1	FR5082Dx 引脚封装图	- 3 -
2.2	FR5086D/DG 引脚封装图	- 4 -
2.3	FR508x 引脚定义	- 5 -
3.	参考设计	- 8 -
3.1	FR5082DM 参考设计	- 8 -
3.2	FR5082DS 参考设计	- 8 -
3.3	FR5086D 参考设计	- 9 -
3.4	FR5086DG 参考设计	- 9 -
4.	应用设计注意事项	- 10 -
4.1	原理图设计注意事项	- 10 -
4.2	PCB Layout 注意事项	- 10 -
4.3	GPIO 注意事项	- 11 -
4.4	射频电路部分	- 11 -
4.5	晶振电路部分	- 12 -
4.6	ADC I/O 使用说明	- 12 -
4.7	系统设计	- 13 -
5.	PCB 参考天线	- 14 -
	联系方式 Contact Information	- 15 -
	修订历史 Revision History	- 15 -

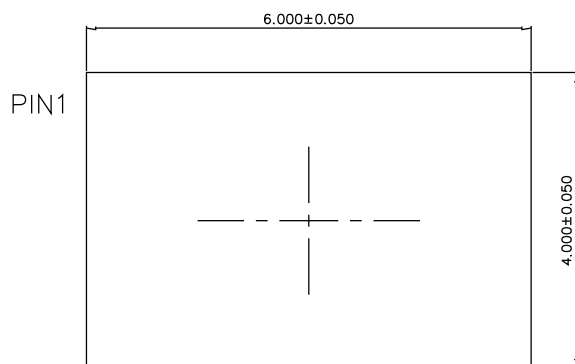
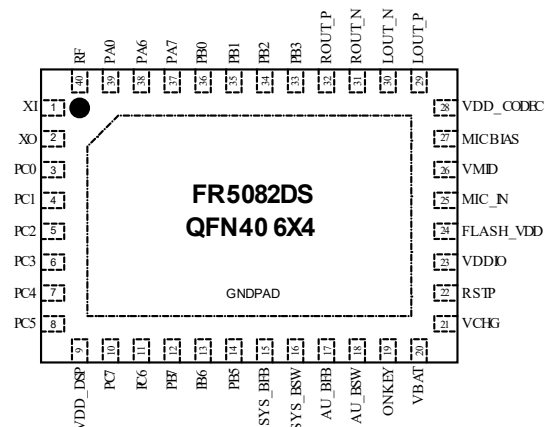
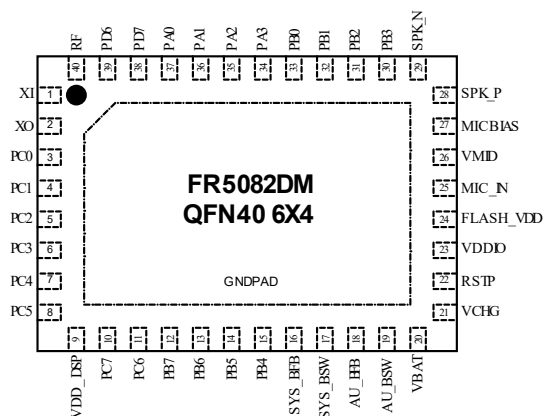
1. FR508x 系列芯片简介

- FR508x 集成 RF、PMU、QSPI、I2C、UART、GPIO、ADC、PWM、USB OTG、Keyboard scan、Batter Charger 等模块。支持蓝牙 V5.0 BR/EDR/LE，EDR 支持 1Mbps/2Mbps/3Mbps，LE 支持 1Mbps。内置 96KB+416KB SRAM、1MB Flash，支持 A2DP、AVRCP、SPP、GATT 协议等。显示屏接口支持 SPI、QSPI。
- PCB 布局合理，走线清晰，接地良好是做好设计的基本要求。FR508x 外围器件较少，可以使用双面板进行设计，从而节省成本。双面板设计时 PCB 顶层用于摆件和走信号线，底层走电源线并尽可能保证一个完整的地平面。
 - FR508x 系列型号
 - FR5082DM，内置 8Mb Flash，QFN40_L6×W4×T0.75_P0.4mm 封装
 - FR5082DS，内置 8Mb Flash，QFN40_L6×W4×T0.75_P0.4mm 封装
 - FR5086D，内置 8Mb Flash，QFN48_L6×W6×T0.75_P0.4mm 封装
 - FR5086DG，内置 8Mb+64Mb Flash，QFN48_L6×W6×T0.75_P0.4mm 封装
- 应用场景
 - 智能手环
 - 智能家居
 - 家电旋钮屏
 - USB Dongle
 - 遥控器
 - 鼠标
 - 键盘
 - 智能门锁
 - 车载应用

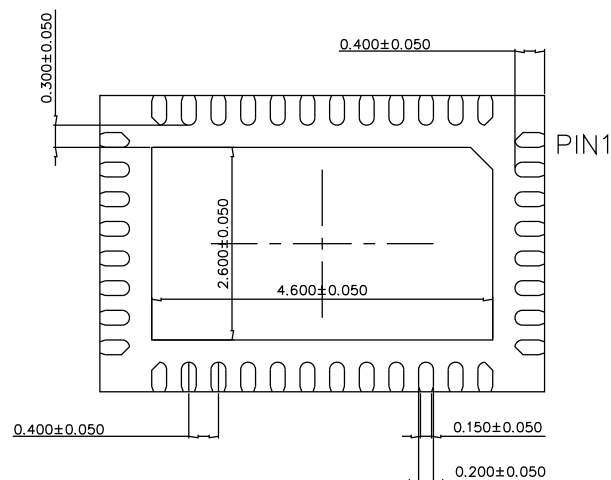
2. FR508x 引脚封装图

2.1 FR5082Dx 引脚封装图

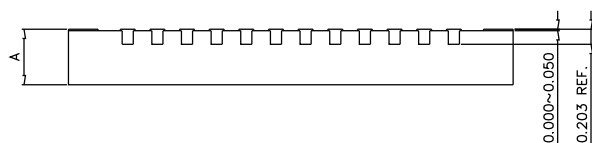
- FR5082Dx 采用 QFN40 6X4 封装



TOP VIEW



BOTTOM VIEW

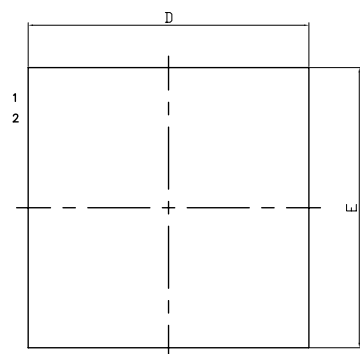
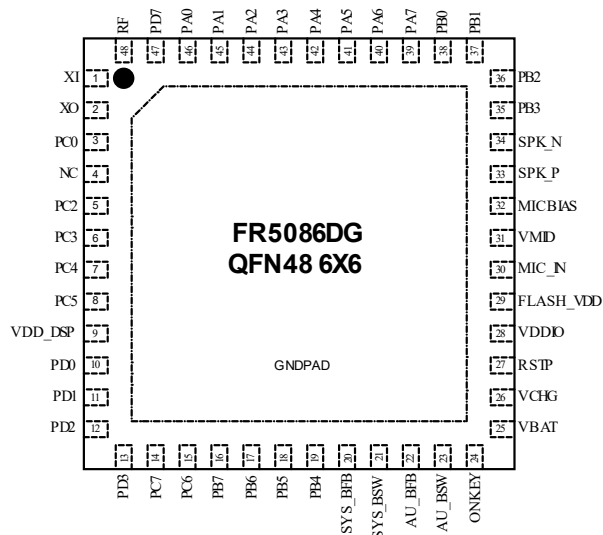
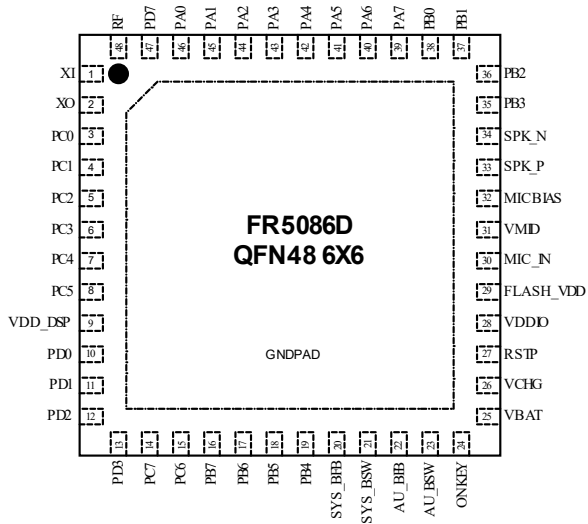


SIDE VIEW

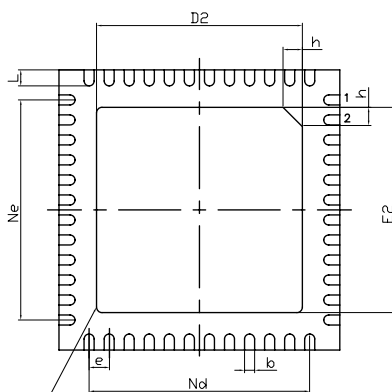
	MIN.	NOM.	MAX.
A	0.700	0.750	0.800
	0.800	0.850	0.900

2.2 FR5086D/DG 引脚封装图

- FR5086D/DG 采用 QFN48 6x6 封装



EXPOSED THERMAL
PAD ZONE



BOTTOM VIEW

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	—	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.23
D	5.90	6.00	6.10
D2	4.10	4.20	4.30
e	0.40BSC		
Ne	4.40BSC		
Nd	4.40BSC		
E	5.90	6.00	6.10
E2	4.10	4.20	4.30
L	0.35	0.40	0.45
h	0.30	0.35	0.40
L/F载体尺寸 (MEL)	177*177		

2.3 FR508x 引脚定义

符号	说明
I	数字输入
O	数字输出
DIO	数字双向传输
AI	模拟输入
AO	模拟输出
AIO	模拟双向传输
PWR	电源
GND	地

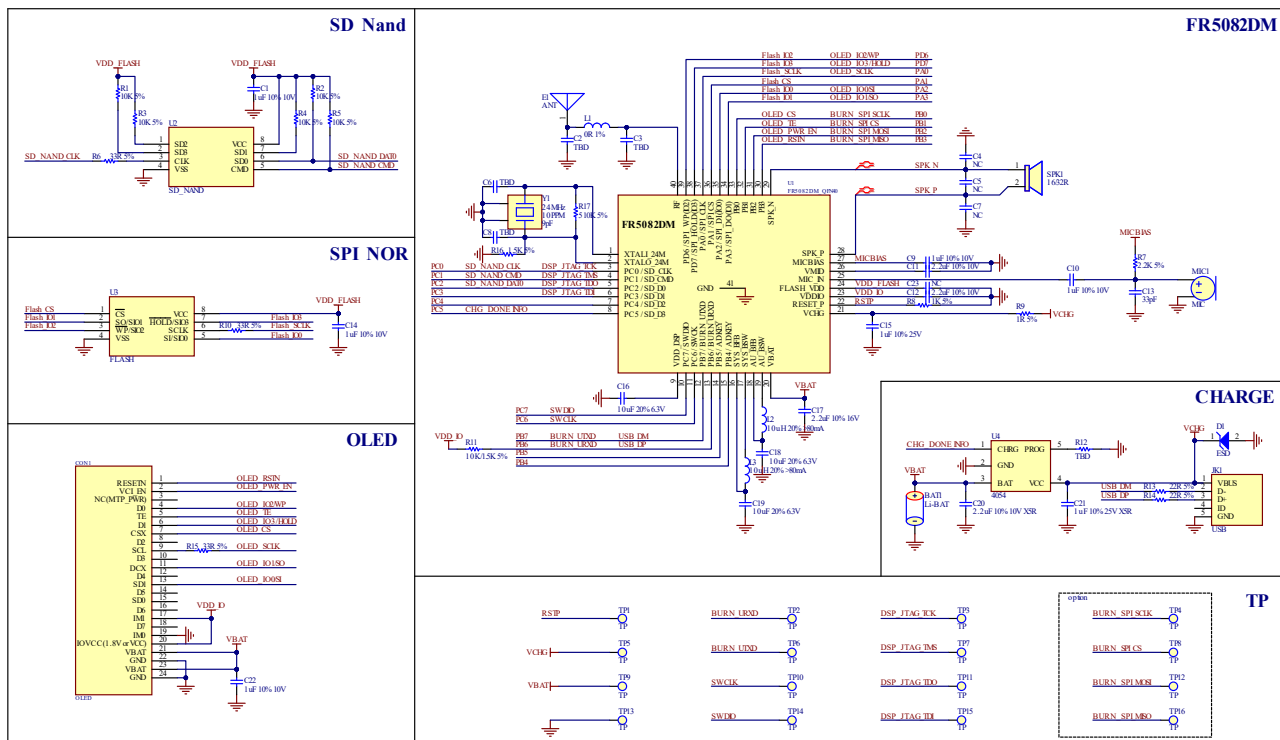
引脚名					类型	引脚功能
FR5082DM	FR5082DS	FR5086D	FR5086DG			
1	1	1	1	XTALI_24M	AI	24MHz 晶振输入端
2	2	2	2	XTALO_24M	AO	24MHz 晶振输出端
3	3	3	3	PC0	DIO	PC0/DSP_GPIO0/I2C1_SCL/SSP_SCLK/PWM4/PDM0_SCK/SDC_CLK/QSPI1_SCLK
4	4	4	4	PC1	DIO	PC1/DSP_GPIO1/I2C1_SDA/SSP_CSN/PWM5/PDM0_SDA/SDC_CMD/QSPI1_N_SS
5	5	5	5	PC2	DIO	PC2/DSP_GPIO2/I2C0_SCL/SSP_MOSI/PWM0/PDM1_SCK/SDC_DAT0/QSPI1_IO0
6	6	6	6	PC3	DIO	PC3/DSP_GPIO3/I2C0_SDA/SSP_MISO/PWM1/PDM1_SDA/SDC_DAT1/QSPI1_IO1
7	7	7	7	PC4	DIO	PC4/DSP_GPIO4/I2C1_SCL/SSP_SCLK/PWM2/PDM0_SCK/SDC_DAT2/QSPI1_IO2
8	8	8	8	PC5	DIO	PC5/DSP_GPIO5/I2C1_SDA/SSP_CSN/PWM3/PDM0_SDA/SDC_DAT3/QSPI1_IO3
9	9	9	9	VDD_DSP	AO	DSP 电源脚
		10		PD0	DIO	PD0/DSP_GPIO0/I2C1_SCL/SSP_SCLK/PWM0/PDM0_SCK/DSP_UART_RXD
			10	NC		
		11	11	PD1	DIO	PD1/DSP_GPIO1/I2C1_SDA/SSP_CSN/PWM1/PDM0_SDA/DSP_UART_TXD

		12	12	PD2	DIO	PD2/DSP_GPIO2/I2C0_SCL/SSP_MOSI/PWM2/PDM1_SCK/SDC_CLK/QSPI1_SCLK
		13	13	PD3	DIO	PD3/DSP_GPIO3/I2C0_SDA/SSP_MISO/PWM3/PDM1_SDA/SDC_CMD/QSPI1_N_SS
10	10	14	14	PC7	DIO	PC7/DSP_GPIO7/I2C0_SDA/SSP_MISO/PWM5/PDM1_SDA/DSP_UART_TXD
11	11	15	15	PC6	DIO	PC6/DSP_GPIO6/I2C0_SCL/SSP_MOSI/PWM4/PDM1_SCK/DSP_UART_RXD
12	12	16	16	PB7	DIO	PB7/DSP_GPIO7/I2C0_SDA/SSP_MISO/PWM3/PDM1_SDA/SAR_ADC3/CM3_UART_TXD/USB_DM
13	13	17	17	PB6	DIO	PB6/DSP_GPIO6/I2C0_SCL/SSP_MOSI/PWM2/PDM1_SCK/SAR_ADC2/CM3_UART_RXD/USB_DP
14	14	18	18	PB5	DIO	PB5/DSP_GPIO5/I2C1_SDA/SSP_CSN/PWM1/PDM0_SDA/SAR_ADC1
15		19	19	PB4	DIO	PB4/DSP_GPIO4/I2C1_SCL/SSP_SCLK/PWM0/PDM0_SCK/SAR_ADC0
16	15	20	20	SYS_BFB	AI	DC/DC 反馈输入端系统电源
17	16	21	21	SYS_BSW	AO	DC/DC 输出系统电源
18	17	22	22	AU_BFB	AI	DC/DC 反馈输入端音频电源
19	18	23	23	AU_BSW	AO	DC/DC 输出音频电源
	19	24	24	ONKEY	DI	硬件开机
20	20	25	25	VBAT	PWR	电源输入(2.7-4.3V)
21	21	26	26	VCHG	PWR	充电输入(4.5-5.5V)
22	22	27	27	RSTP	AI	复位脚、高电平有效
23	23	28	28	VDDIO	PWR	I/O 电源, 可对外输出供电(1.8-3.3V/80mA)
24	24	29	29	FLASH_VDD	PWR	FLASH 电源
25	25	30	30	MIC_IN	AI	MIC 信号输入
26	26	31	31	VMID	AO	音频电源
27	27	32	32	MICBIAS	AO	MIC 电源输出
29	30	33	33	SPK/LOUT_N	AO	音频输出负端/L 声道音频输出负端
28	29	34	34	SPK/LOUT_P	AO	音频输出正端/L 声道音频输出正端
30	33	35	35	PB3	DIO	PB3/DSP_GPIO3/I2C0_SDA/SSP_MISO/PWM5/PDM1_SDA
31	34	36	36	PB2	DIO	PB2/DSP_GPIO2/I2C0_SCL/SSP_MOSI/PWM4/PDM1_SCK
32	35	37	37	PB1	DIO	PB1/DSP_GPIO1/I2C1_SDA/SSP_CSN/PWM3/PDM0_SDA
33	36	38	38	PB0	DIO	PB0/DSP_GPIO0/I2C1_SDA/SSP_SCLK/PWM2/PDM0_SCK
	37	39	39	PA7	DIO	PA7/DSP_GPIO7/I2C1_SDA/SSP_MISO/PWM1/PDM1_SDA/DSP_UART_TXD/CM3_UART_TXD

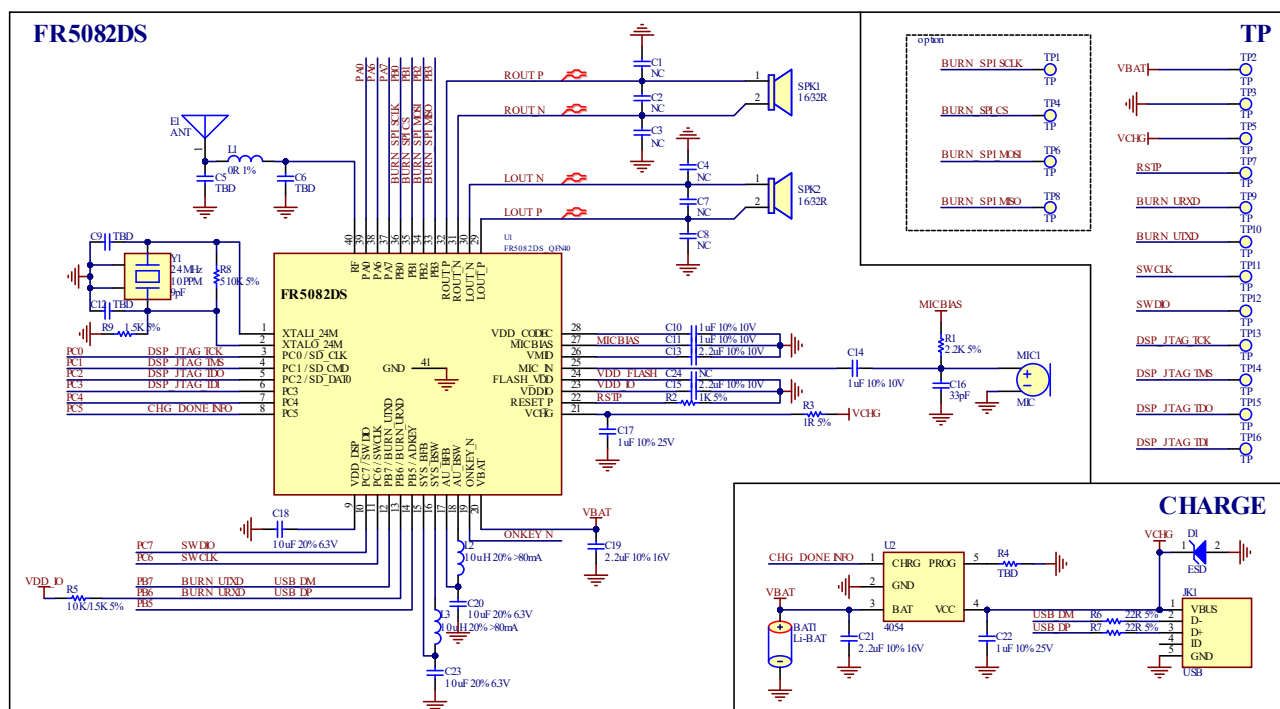
	38	40	40	PA6	DIO	PA6/DSP_GPIO6/I2C1_SCL/SSP_MOSI/PWM0/PDM1_SCK/ DSP_UART_RXD/CM3_UART_RXD
		41	41	PA5	DIO	PA5/DSP_GPIO5/I2C0_SDA/SSP_CSN/PWM5/PDM0_SDA/SDC_ DAT3/QSPI1_IO3
		42	42	PA4	DIO	PA4/DSP_GPIO4/I2C0_SCL/SSP_SCLK/PWM4/PDM0_SCK/ SDC_DAT2/QSPI1_IO2
34		43	43	PA3	DIO	PA3/DSP_GPIO3/I2C1_SDA/SSP_MISO/PWM3/PDM1_SDA/ SDC_DAT1/QSPI1_IO1
35		44	44	PA2	DIO	PA2/DSP_GPIO2/I2C1_SCL/SSP_MOSI/PWM2/PDM1_SCK/ SDC_DAT0/QSPI1_IO0
36		45	45	PA1	DIO	PA1/DSP_GPIO1/I2C0_SDA/SSP_CSN/PWM1/PDM0_SDA/SDC_ CMD/QSPI1_N_SS/CM3_UART_TXD
37	39	46	46	PA0	DIO	PA0/DSP_GPIO0/I2C0_SCL/SSP_SCLK/PWM0/PDM0_SCK/ SDC_CLK/QSPI1_SCLK/ CM3_UART_RXD
38		47	47	PD7	DIO	PD7/DSP_GPIO7/I2C0_SDA/SSP_MISO/PWM1/PDM1_SDA/SDC_ _DAT3/QSPI1_IO3
40	40	48	48	RF	AIO	射频信号接口
39				PD6	DIO	PD6/DSP_GPIO6/I2C0_SCL/SSP_MOSI/PWM0/PDM1_SCK/ SDC_DAT2/QSPI1_IO2
	28			VDD_CODEC	AO	音频电源
	30			ROUT_N	AO	R 声道音频输出负端
	31			ROUT_P	AO	R 声道音频输出正端

3. 参考设计

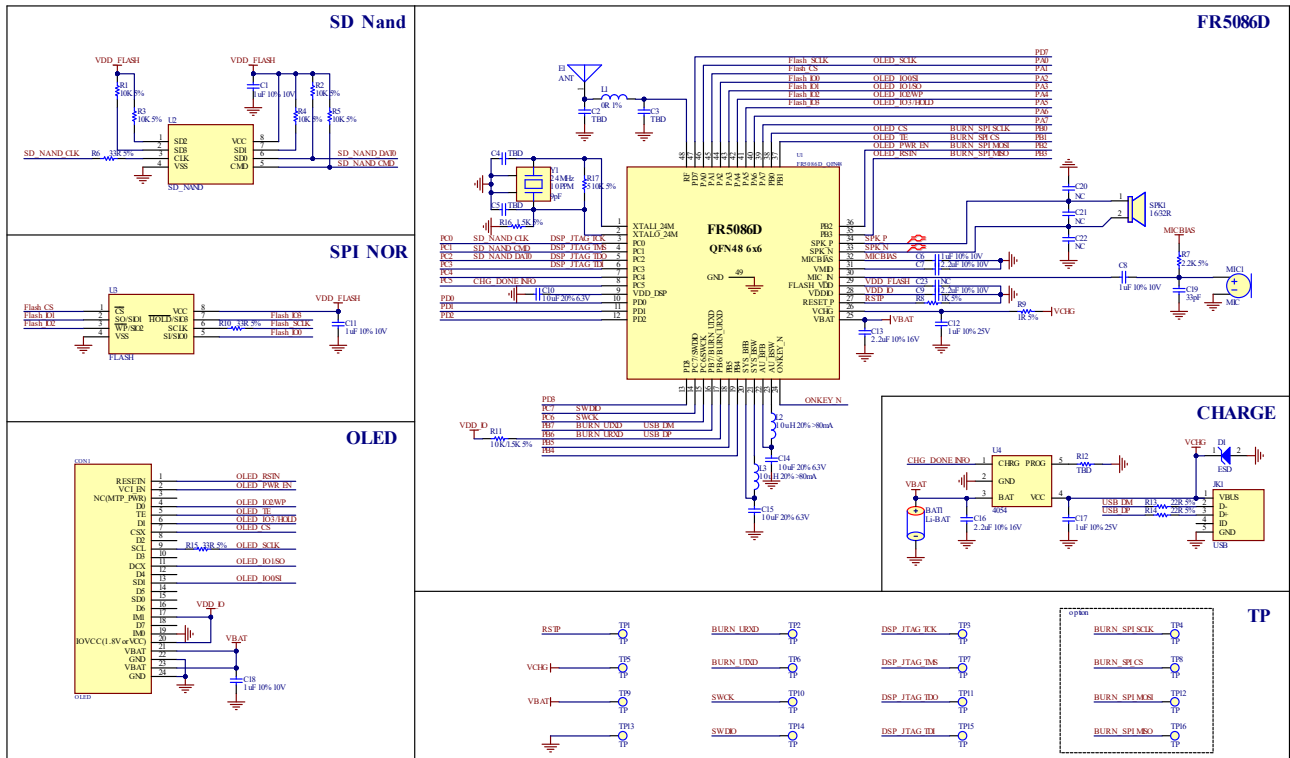
3.1 FR5082DM 参考设计



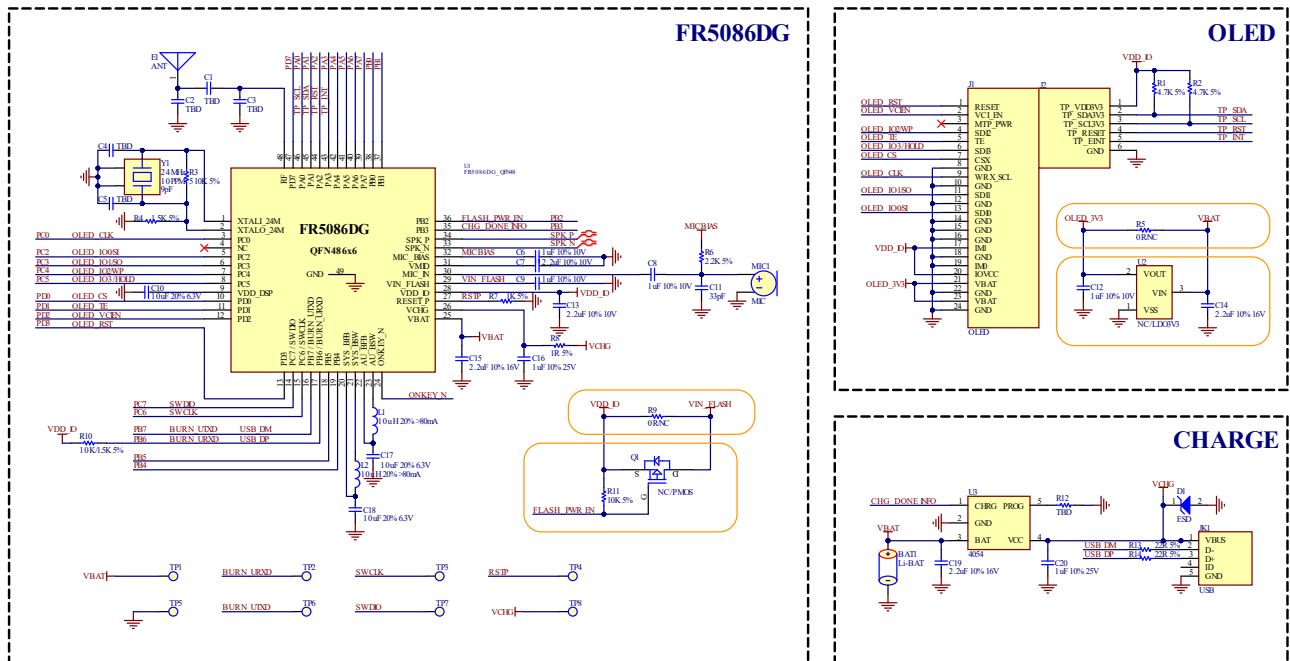
3.2 FR5082DS 参考设计



3.3 FR5086D 参考设计



3.4 FR5086DG 参考设计



4. 应用设计注意事项

4.1 原理图设计注意事项

4.1.1 元件选型:

- (1) 天线匹配电路中的电感选用高 Q 值、低内阻的高频电感，电容选用 NP0/C0G 稳定性好的 I 类电容。
- (2) 建议选用频率公差正负 10PPM、CL≤12pF 的晶振，预留晶振负载电容位置，通过频偏测试来确定电容值。
- (3) 10uH 电感选用绕线电感或功率叠层电感，额定电流大于 80mA，内阻小于 1ohm，自谐振频率大于 10M。
- (4) VBAT 脚的电容耐压值≥16V，VCHG 脚的电容耐压值≥25V。

4.1.2 管脚说明:

- (1) FR508x支持UART、I2C、SPI、QSPI、PWM、ADC、PDM、USB等功能。
- (2) PB6、PB7默认为UART口，PC6、PC7默认为J-Link口。PB6、PB7在PCB上务必预留测试点，PC6、PC7有空间的也预留测试点。
- (3) Port B4、B5、B6、B7口支持SAR ADC。
- (4) 所有的GPIO口支持输出、输入（内部上拉50K、内部下拉电阻30K）、floating状态；I/O默认浮空状态。
- (5) IO口输出高电平时的驱动电流最大8mA。
- (6) RSTP脚高电平复位。
- (7) VDDIO脚最大输出电流80mA@2.9V
- (8) DSP控制I/O时，设计时注意避免I/O冲突（DSP只能控制DSPIO0~DSPIO7 8个I/O）。

4.2 PCB Layout 注意事项

电路设计及布局:

- (1) 天线区域净空处理，远离金属和电池，远离高频噪声源。预留 π 型匹配电路，用于天线阻抗调试。
- (2) RF 走线按 50 Ω 微带线设计，到天线间的距离尽量短，布成圆弧或 135°拐角，避免直角走线。天线参考 GND 与芯片底部 GND 以敷地铜的方式连接，不可被其它走线分割。RF 走线周围密集 GND 过孔屏蔽隔离。
- (3) 10uH 电感(参考位号 L1、L2、L3)摆放时靠近芯片的 BSW 脚放置，电感相邻层敷地铜。电容靠近相应电感，BFB 走线需经过电容，走线尽量短和宽。滤波电容负极至少放置两个 GND 过孔，与芯片底部 GND 以敷地铜的方式连接，不可被其它走线分割。
- (4) 电感与晶振摆放时不可靠得太近，尽量隔开距离，否则影响射频性能。晶振周围放置密集 GND 过孔屏蔽隔离。晶振上方不能有其他信号线，否则会干扰时钟。如果晶振上方有其他信号线需在晶振表面增加隔离层。
- (5) 电路中所有稳压滤波电容务必靠近芯片相关引脚放置。
- (6) PB6 上增加上拉电阻，如果不用 USB 功能，上拉电阻为 10K；如果用到 USB 功能，上拉电阻为 1.5K。
- (7) 芯片 VDD_FLASH 引脚输出电压等于 VDDIO 引脚电压，VDD_FLASH 电压同时用于内部 FLASH 芯片的供电，睡眠状态可关断输出降低功耗。

- (8) 外挂 QSPI Flash 时, Flash 芯片靠近主控管脚芯片放置, 走线尽量短, 有空间尽量走等长线。
- (9) 如果产品需要通过类似 IEC 认证, 防静电要求 >2KV, 建议在相关引脚和接口处预留 ESD 防护器件。

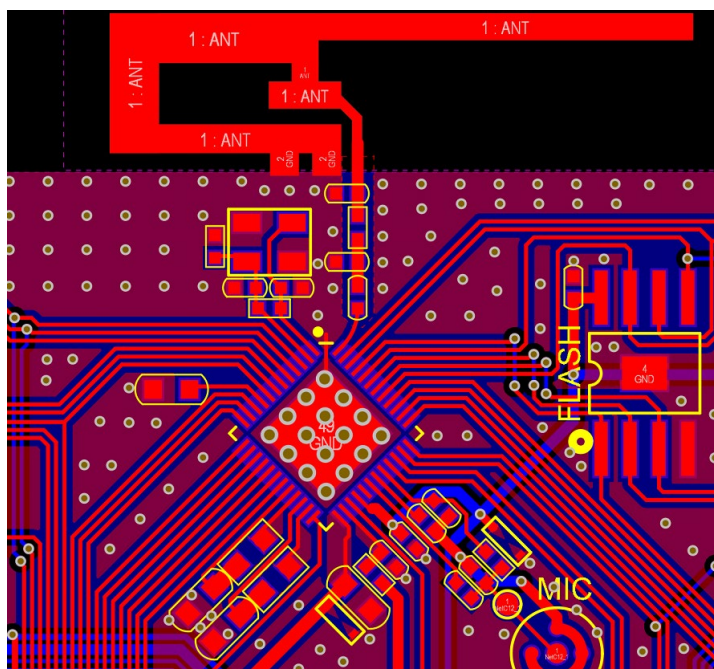
4.3 GPIO 注意事项

所有管脚可以被配置为输入和输出 2 种状态。GPIO 管脚的高电平输出为 VDDIO 脚电压, VDDIO 脚电压值可通过 API 配置。GPIO 做为输入模式时的门限是, 高电平需要 $> 0.7 * VDDIO$ 脚电压, 低电平需要 $< 0.3 * VDDIO$ 脚电压。

注意: 管脚 PB6、PB7 在系统初始化运行时, 内部固化的 rom code 会配置为 uart0 的控制管脚。PB7 会输出内部 uart 打印信息, PB6 会接收外部的打印信息。应用设计时最好接按键或者高阻之类的不影响软件烧录。

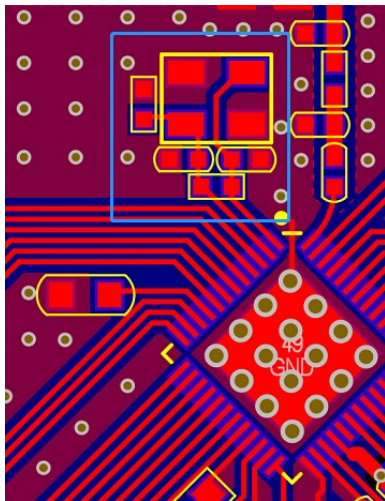
4.4 射频电路部分

- 射频走线需要走 50ohm 阻抗线, 走线尽量短和宽, 不要有过孔, 最好和芯片同层。不能走直角, 尽量使用圆弧走线或 135° 角走线, 走线宽度保持一致, 避免分支走线, 周围地孔屏蔽。确保射频走线底层有完整的地平面, 并且与芯片底部的 GND 相连。
- 预留 π 形匹配电路, 靠近芯片 RF 脚放置, 用于天线匹配, 天线匹配阻抗往 50Ω 方向调, 元件参数值根据天线和 PCB 布局实测后确定。
- 天线尽量使用倒 F 形。
- 天线必须放置在板边, 严禁被 GND 包裹, 且正反面需要净空区, 远离金属和电池, 远离高频噪声源。
- 天线使用导线作为天线时, π 型电路串接 3.6pF 电容。



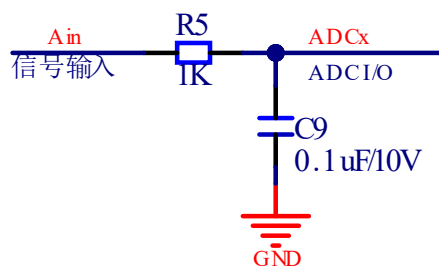
4.5 晶振电路部分

- 晶振走线尽量短，尽量不要有过孔，与 RF 微带线之间用地线隔离。负载电容靠近晶振放置，晶振底层尽量不要走其它信号线，晶振周围包地处理。晶振为敏感元件，不得靠近磁感应元件，远离 BSW 脚的电感，晶振和晶振外部匹配电容禁止触碰，应用时需增加绝缘隔离措施。
- 晶振选用 24MHz，频率公差 $\pm 10\text{PPM}$ ，负载电容 6pF-12pF（具体值通过实测系统后确定）。由于晶振自身频偏过大，工作温度稳定度差等原因，可能会导致 FR508x 性能指标下降，甚至无法工作。推荐选用外壳接地的贴片晶振，性能更加稳定。
- 实际应用中，即使物料不变，由于布局、PCB 板材等差异会产生频偏，因此每个方案量产前都需要取几台样机测量一下频偏，通过调整晶振负载电容或者相应寄存器的值使得频偏控制在 $\pm 30\text{KHz}$ 以内。



4.6 ADC I/O 使用说明

- ADC 采用 I/O: PB4~PB7
- ADC 信号采集电路如下图：

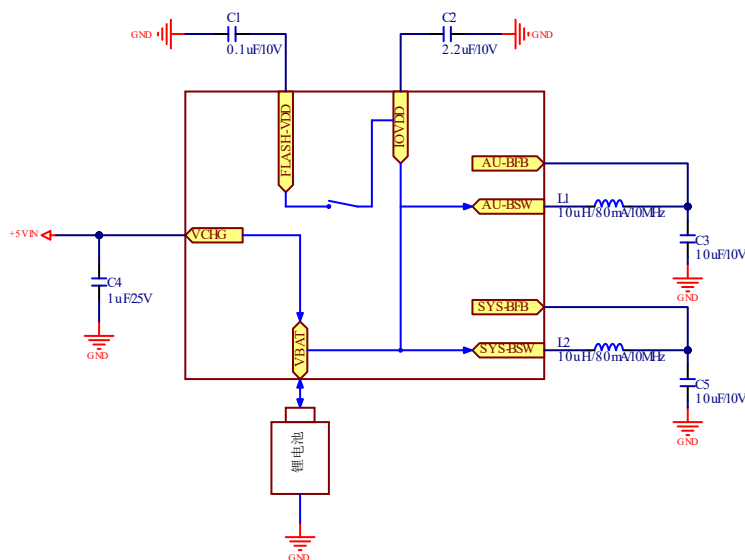


- 分压电路建议采用 1/2 分压或 1/3 分压电路，I/O 输入电压小于 VDDIO 电压。ADC 参考基准电压为 1.2V 或者 VDDIO 电压。

注意：VBAT 引脚内置电池电压检测，无需采用外部分压电路。

4.7 系统设计

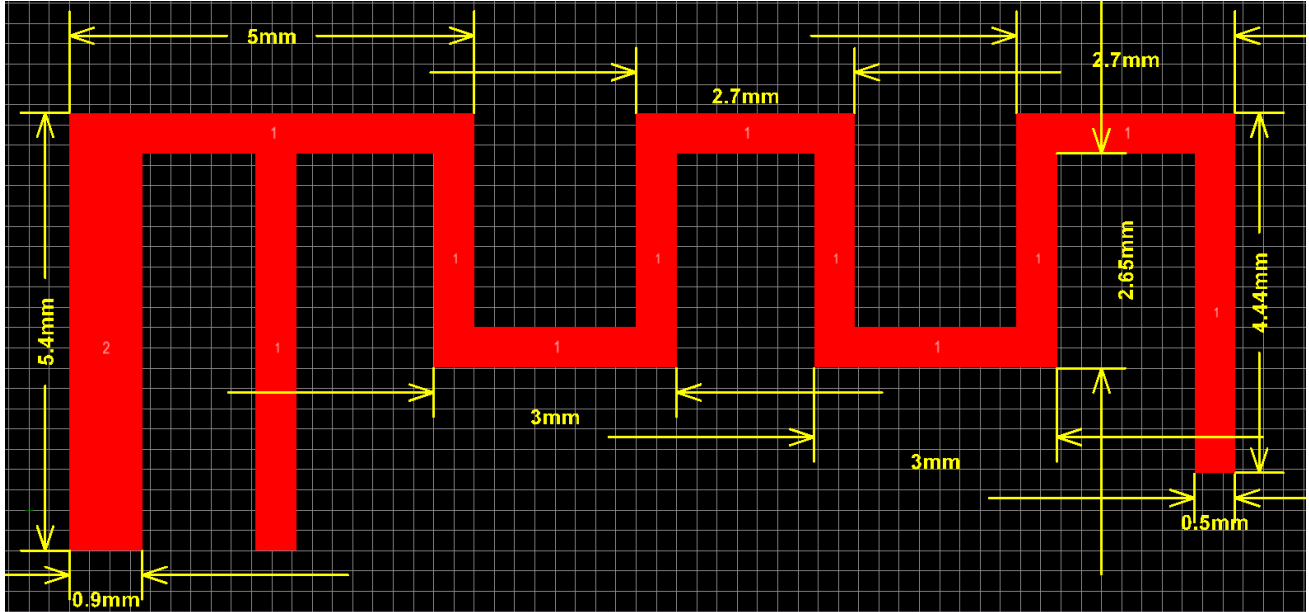
- 每个方案量产前，需要抽取几台样机，根据实际使用的晶振、天线进行频偏和天线阻抗匹配调试。如果不做频偏和天线阻抗匹配调试，会影响射频性能，表现为搜索连接时间长、收发数据不稳定、断线等等。
- 系统中有电机等高功率器件，在 PCB 设计时，务必把蓝牙部分的 GND 回路与高功率器件的 GND 回路分开，然后单点连接到电源地。
- 芯片内部电源系统如下图，电源只有 VBAT 是主电源输入。



5. PCB 参考天线

- PCB 板载天线可满足一般应用需求，但是性能稍差、易受干扰，优点是成本低廉、整机组装方便。对于产品尺寸小、性能要求高的应用，请选用贴片陶瓷天线或外置天线。

- 倒 F 天线



联系方式 Contact Information

Website: www.freqchip.com

Sales Email: sales@freqchip.com

Phone: +86-21-5027-0080

修订历史 Revision History

Feedback:

Freqchip welcomes feedback on this product and this document. If you have comments or suggestions, please send an email to doc@freqchip.com.

Reversion Number	Reversion Date	Description
V1.0	2022.10.17	Initial Draft